



Virtuelle Thermographie von Leiterbahnen und Leiterplatten

Teil 2: Strombelastung

Dr. Johannes Adam, ADAM Research

Im ersten Teil dieser kleinen Serie (PLUS 3/2013, S. 471-479) wurden einige Grundbegriffe und physikalische Konzepte der Elektronik Kühlung zusammengestellt und Hotspots mit 3D-Simulationen und physikalischen Faustformeln untersucht. Im folgenden zweiten Teil geht es um den Stromfluss und die Stromheizung in Leiterbahnen.

Strom und Leistung

Elektrischer Strom ist eine Wärmequelle in Leiterplatten. James Joule hat auf der Suche nach dem Wärmeäquivalent um 1841 zum ersten Mal den Zusammenhang zwischen der Heizleistung P (W) eines Metalldrahts und der (DC-) Stromstärke I (A) als

$$P = R \cdot I^2 \quad \langle 1 \rangle$$

beschrieben. Den elektrischen Widerstand R (Ohm) eines Drahts erhält man aus seinen geometrischen Größen Länge L (m) und Querschnittsfläche F (mm²) und seiner Temperatur T (°C) gemäß

$$R = \frac{L}{F} \rho_{el,20} (1 + \alpha_{20} \cdot (T - 20^\circ\text{C})) \quad \langle 2 \rangle$$

Tab. 1: Elektrische Eigenschaften einiger Werkstoffe

Stoff	ρ_{20} (Ohm mm ² /m)	α_{20} (1/K)
Reinkupfer	0,0175	0,00395
Aluminium	0,029	0,0038
Messing	0,06	0,002
Lote	≈ 0,4	
Cr-Ni-Stahl	1,00	0,00025

Tab. 2: Referenzwerte für unsere Standardleiterbahn

d (μm)	b (mm)	L (m)	$R_{el,20}$ (Ohm)	I (A)	P (W)
35	5	0.1	0,01	11	1,2

$\rho_{el,20}$ (Ohm mm²/m) charakterisiert den spezifischen elektrischen Widerstand des Leitermaterials (Querschnitt 1 mm² und 1 m lang) bei 20 °C und α [1/K] die relative Anstiegsrate mit der Temperatur T . Die lineare Temperaturabhängigkeit ist eine lineare Approximation an den leicht gekrümmten Verlauf von $\rho_{el}(T)$ [1]. Einige Werte für diese elektrischen Parameter geben wir in *Tabelle 1*. Was für einen Draht gilt, gilt auch für eine stromdurchflossene Leiterbahn auf einer Leiterplatte.

In *Tabelle 2* definieren wir ein Standardbeispiel einer Leiterbahn, das in diesem Artikel immer wieder benutzt werden wird. Der Strom fließt durch einen Querschnitt $F=b \times d$ über die Länge L .

Aus den Ausführungen im ersten Teil dieser Serie [2] wissen wir, dass aus der Verlustleistung, bzw. aus der Stromstärke, ohne weiteren thermodynamischen und geometrischen Kontext (den ‚Umständen‘) keine Temperatur abgeleitet werden kann. Im Rest des Artikels heißt Stromstärke immer I_{DC} oder I_{rms} . Im Falle von AC spielt der Skin-Effekt bis 100 kHz i.d.R. keine Rolle, da die Eindringtiefe bei dieser Frequenz 200 μm beträgt und der Strom dann in den typischen Legendicken noch DC-Verteilung hat.

Erste Annäherung an die Temperatur

Die Designrichtlinie IPC-2221 (=IPC-D-275=MIL-STD-275) wird von Vielen als Grundlage für die Abschätzung der Leitertemperatur verwendet

Anschließend erfolgt eine kontinuierliche Einführung innovativer Features, die das gesamte Potenzial dieser Technologie erschließt.

Um den unterschiedlichen Anforderungen der Anwender gerecht zu werden, bietet man für verschiedene Nutzungsarten zwei Vault-Optionen an:

1. **Altium Personal Vault (APV):**
Es ist ein komplettes System für die Verwaltung von Elektronikdesign-Daten. Einzelpersonen oder kleine Teams können damit ihre IP managen, wiederverwenden und nutzen.
2. **Altium Vault (AVS):**
Diese Variante stellt eine leistungsstarke Engineering-Content-Management-Lösung dar. Sie eignet sich ideal für Unternehmen, die ihr IP (Intellectual Property, geistiges Eigentum) managen, wiederverwenden und nutzen wollen, und dabei zusätzliche Funktionen für User-Management, Austausch von Designdaten und Collaboration benötigen.

Die Angebote für die neue Dienstleistung in Form des Vault-Servers sind nach Aussagen des Unternehmens in den vergangenen Monaten durch enge Kooperation mit wichtigen Early-Adopter-Kunden erarbeitet worden. So sollte sichergestellt werden, dass die Anforderungen und Erwartungen der Kunden richtig verstanden wurden, in diese erste Bereitstellungsphase des Vault einfließen und über die gesamte Roadmap des Produkts hinweg weitergetragen werden. Bei Altium ist man zuversichtlich, dass diese Vault-Lösung der nächsten Generation für die Kunden eine solide, grundlegende Plattform für das Management von Designdaten bilden wird.

Wichtige Vorteile des Vault-Server-Angebotes

Altium Vaults verbinden die Welt des Elektronikdesigns mit der Produktion, Bestückung und dem Einkauf und bieten den Anwendern dabei die folgenden entscheidenden Vorteile:

1. **Kürzere Designzyklen durch wiederverwendbares IP:** Die im Vault hinterlegten Elemente stellen wiederverwendbaren Design-Content und Baugruppen aus mehreren Komponenten dar, die sich wiederverwenden und mit allen übrigen Abteilungen einer Design-Organisation teilen lassen.

2. **Rückverfolgbarkeit und ‚Where-Used‘-Informationen** durch disziplinierte Versionsverwaltung: Formelle Versionsverwaltung und Lifecycle-Management der in einem Design verwendeten Komponenten und Daten.
3. **Logistik-Informationen verringern das Risiko, ungeeignete Bauelemente einzusetzen:** Verknüpfungen zur Logistikkette stellen Designern Echtzeitinformationen über die in einem Design spezifizierten Bauelemente zur Verfügung.
4. **Kooperation über sichere, vertrauenswürdige Kanäle:** Den Designern werden Mechanismen für den einfachen und sicheren Austausch von Design- und Produktionsdaten sowohl innerhalb als auch außerhalb ihrer jeweiligen Organisationen zur Verfügung gestellt.
5. **Weniger Fehler dank reproduzierbarer, formeller Release-Prozesse:** Sämtliche im Vault hinterlegten Daten werden im Zuge eines formellen Prozesses mit automatisierten Tests und Checks generiert, gleich ob es sich um ein Schaltplansymbol, die komplette Beschreibung einer Komponente oder umfassende Produktionsdaten für eine unbestückte oder bestückte Leiterplatte handelt.

Preis und Verfügbarkeit

Der Altium Personal Vault ist in Kombination mit Altium Designer 2013 und der Altium Subscription verfügbar und erlaubt gleichzeitig drei anonyme Verbindungen. Die Preise für den Altium-Vault-Server als separate Option richten sich nach den individuellen Anforderungen der jeweiligen Organisation. So liegt z.B. der Kaufpreis für den Altium-Vault-Server für fünf Anwender bei 1800 Euro pro Anwender. Darin enthalten sind fünf permanente Client Access Licenses (CAL) für den AVS und das erste Jahr Altium Subscription mit Updates und Support. Die Einführung von APV und AVS ist für Ende Februar 2013 geplant.

Info: Frank Krämer, Altium Europe GmbH, Tel.: +49 721 8244 108,
Email: frank.kraemer@altium.com

Quellen:

- [1] <http://wiki.altium.com/display/ADOH/What%27s+New+in+Altium+Designer>
[2] www.live.altium.com

(s. [3]) als eine der Reproduktionen). Wir rechnen die dort für F benutzten sq.mils in mm^2 um und zeigen ein äquivalentes Diagramm in *Abbildung 1*.

Woher stammen eigentlich die Diagramme und was steckt dahinter? Im Rahmen der Arbeiten für eine revidierte Designrichtlinie IPC-2152 ist es das Verdienst der IPC Task Group 1-10b um M. Jouppi [4] die Quellen der IPC-2221 gefunden zu haben. Es waren Arbeiten für das National Bureau of Standards (NBS) aus dem Jahr 1956.

Die Originalgraphiken, die es für verschiedene Temperaturerhöhungen gibt, zeigen jeweils eine breite Streuung der Messwerte aufgrund der Tatsache, dass unterschiedliche Leiterplatten mit unterschiedlichem Lageraufbau aus unterschiedlichem Material vermessen wurden.

Die IPC-2221 muss sich drei Kritikpunkte gefallen lassen [5]:

- Die abgebildeten Temperatur-/Stromzusammenhänge gelten nur für eine zweilagige FR4-Leiterplatte mit einer Leiterbahn auf top und einer vollständigen Kupferkaschierung auf der Bottom-Seite.
- Die x-Achse ist nicht universell, sondern müsste lauten: Querschnitt bei einer Leiterdicke von 35 μm . Man kann aber das Diagramm für andere Leiterdicken korrekt umrechnen, indem man zugrunde legt, dass gleiche Leistung (nach Gl. <1> und <2>) gleiche Temperatur erzeugt. Die Berechnungsrezept für eine andere Leiterbahndicke d lautet: berechne aus der Breite b den Querschnitt F , jedoch für die Standarddicke 35 μm , gehe dann mit diesem F ins Diagramm, lese den Strom I_{IPC} ab und rechne den Strom auf die richtige Dicke d um, gemäß (d einzusetzen in μm)

$$I(d) = \sqrt{\frac{d \text{ (in } \mu\text{m)}}{35\mu\text{m}}} \cdot I_{\text{IPC}} \quad <3>$$

- Man beachte also: eine doppelt so dicke Leiterbahn hat bei gleichem Strom nicht die halbe Temperatur, sondern, eine doppelt so dicke Leiterbahn kann

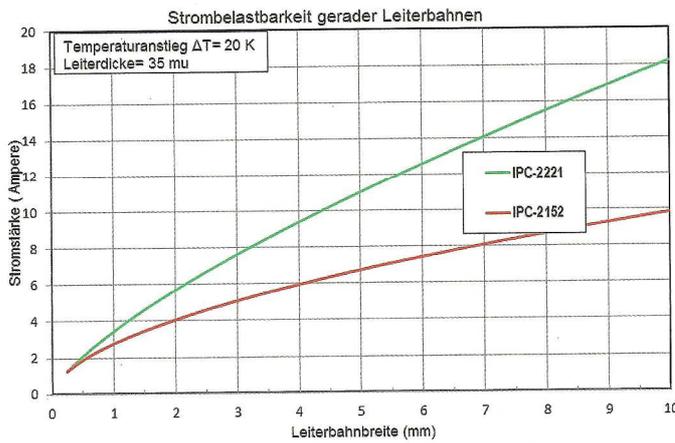


Abb. 1: Stromstärke und Leiterbahnbreite, die nach IPC-2221 und IPC-2152 zu einer Temperaturerhöhung ΔT von 20 K führen

bei gleicher Temperatur nur 1,4 mal mehr Strom führen.

- Es gibt in der IPC-2221 einen Chart für innenliegende Leiterbahnen (sog. internal conductors), auf denen man genau den halben Stromwert abliest, verglichen mit dem Diagramm für die außenliegenden Leiterbahn. Das ist schlichtweg ‚geraten‘ (s.u.).

Die folgende Fitformel an den IPC-Graphen berücksichtigt auch Gl. <3>

$$\Delta T(\text{IPC} - 2221) \approx 1.7 \cdot \left(\frac{b}{\text{mm}}\right)^{-1.45} \cdot \left(\frac{d}{35\mu\text{m}}\right)^{-1} \cdot I^2 \quad <4>$$

Die Kurven in der IPC-2221 sind schlecht dokumentiert [4], weshalb das IPC ab ca. 2000 an einer Revision gearbeitet hat, die als IPC-2152 veröffentlicht ist [6]. Aus den Erfahrungen mit der 2221 hat man gelernt und die 2152 sorgfältiger und vorsichtiger formuliert. Sie benennt nämlich jetzt auch die Bedingungen und Gültigkeitsbereiche der entsprechenden Diagramme. Der Hauptgraph sieht ähnlich aus wie früher, die Kurven sind aber in der Vertikalen gestaucht, d.h. ein bestimmter Strom erzeugt also eine höhere Temperatur als in der IPC-2221 (s.u.).

Im Internet findet man Formeln oder Berechnungshilfen, die manchmal aus der alten IPC abgeleitet sind, oft aber ohne Angabe von Quelle und Hintergrund übernommen wurden. Oberender [7,8] korrelierte $T(I)$ experimentell für eine größere Variation von rea-

listischeren Leiterbahnsituationen, aber eigentlich ist man erst dann auf der sicheren Seite, wenn das eigene Layout unter der Thermokamera liegt – oder als virtuelles Modell durchgerechnet wurde. Aber was bedeutet eigentlich Strombelastbarkeit?

Strombelastbarkeit

Die neue Richtlinie IPC-2152 definiert die Stromtragfähigkeit eines Leiters als den „maximalen elektrischen Strom, der einen Leiter kontinuierlich durchfließen kann, ohne eine Verschlechterung der elektrischen oder mechanischen Eigenschaften des Produkts hervorzurufen“ [6]. Das kann natürlich nur unter Berücksichtigung bestimmter Randbedingungen geschehen und mit einer Definition von ‚Verschlechterung‘. Bedeutet das, dass das FR4 lokal seinen Glaspunkt erreicht, oder dass sich Bauteile auslöten? Eine belüftete Leiterplatte kann höhere Ströme tragen, als eine im geschlossenen Kleingehäuse. Manche Entwickler legen Leiterbahnen konservativ aus, so dass allein auf Grund der Ströme die Aufheizung des Boards unter 20 K bleibt, andere legen die Schwelle höher. Es ist auf jeden Fall festzuhalten, dass über Strombelastbarkeit nur dann geredet und publiziert werden kann, wenn die ‚Umstände‘

- vorgesehene Temperaturerhöhung
- lokale und globale Wärmeabfuhr
- Dauer des Stromflusses

dargelegt werden. Es gibt aber auch andere Gründe für eine maximale Stromstärke, z.B. Spannungsfestigkeit oder Elektromigration.

Simulation und Tests

Gleichung <2> gilt für einen geraden Leiter, der homogen durchströmt wird, bzw. bei einem linearen Spannungsabfall längs des Drahtes. In einer 3D Geometrie mit Layout-geformten Netzen oder Leiterbahnen mit Durchkontaktierungen reicht das nicht mehr aus und man muss auf Differentialgleichungen für eine Feldberechnung zurückgreifen. Wir behandeln hier (nur) quasi-statische DC Ströme (in sog. elektrostatische Näherung der Maxwellgleichungen), so dass die grundlegenden Felder das Potential $U(x,y,z)$ (V) und der Stromdichtevektor $j(x,y,z)$ (A/m²) sind. Das ist äquivalent zum thermischen Variablenpaar Temperatur / Wärmestrom. Ist das konsistente Spannungsfeld auf Grund der Stromquellen und Senken auf der Layoutgeometrie und im Layer Stack

einmal berechnet, kann aus der Stromdichte (differentialle Form des Jouleschen Gesetzes) für jeden Raumpunkt („Thermopixel“) die lokale Heizleistung des Stromes abgeleitet und in die Temperaturberechnung eingefügt werden [2]. Die Grundlage für die Geometrie sind z.B. Gerberfiles, Unterätzung wird nicht berücksichtigt.

Die Simulationsergebnisse wurden an Experimenten getestet [9]: in einer vierlagigen Testleiterplatte wird auf Lage 1 ein Teststrom von 7 A auf eine 3 mm breite Leiterbahn angelegt. Die Messung ergab 38 °C, die Simulation 40 °C im Maximum (Abb. 2). Aber auch Details der Thermographie werden reproduziert. Am Ort der Kreise spreizen die innenliegenden Leiter die Wärme im 90° Winkel, so dass dort lokal die Temperatur sinkt.

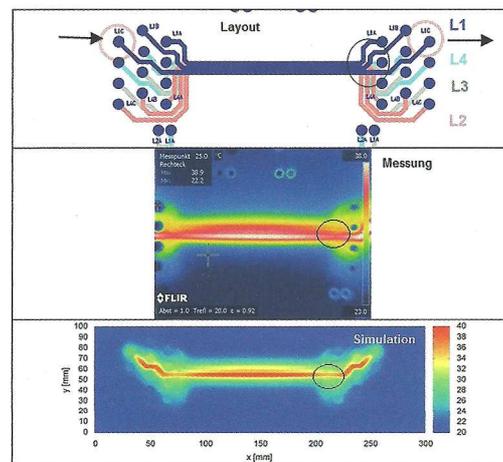


Abb. 2: Quantitativer Temperaturvergleich Messung-Simulation an einer 4-lagigen Test-LP

Nun zurück zu den IPC-Diagrammen. Die Designrichtlinien IPC-2221 und IPC-2152 zeigen den gemessenen Zusammenhang zwischen Strom und Temperaturerhöhung für sehr spezielle Bedingungen: bei beiden ist eine einzige geradlinige Leiterbahn auf der Top-Seite unter Strombelastung. Das Basisdiagramm (diesmal auch metrisch) der IPC-2152 gilt für eine LP ohne zusätzliche Kupferlagen in freier Konvektion („ruhende Luft“), ist also für eine absolut konservative Auslegung gedacht, während die IPC-2221 Platte zweilagig ist, mit einer kompletten Kupferlage auf Bottom.

Man beachte, dass auch in GND-Lagen das Potential nicht exakt 0 ist, sondern örtlich variiert. Als Beispiel zeigen wir in *Abbildung 4* einen Layoutausschnitt am Motorausgang einer Motorsteuerung. An jeder Phase liegen 24 A. Der Ausschnitt zeigt, dass die Stege der Wärmefallen nicht gleichberechtigt durchflutet werden. Der kürzere Weg wird bevorzugt. Die Überhöhung an den Innenradien, wird durch das Zusammenlaufen der Potentiallinien an Kanten bewirkt. Exakt an einer 90°- oder 45°-Ecke muss die Stromdichte mathematisch sogar unendlich werden. Die Stromflussvektoren stehen senkrecht auf den Potentiallinien und zeigen von hohem zu niedrigem Potential. Die x-y-Auflösung dieser Berechnung beträgt 100 μ .

Für die Bilder der Temperaturverteilung verweisen wir auf [10]. Sie ist gleichmäßig und unspektakulär. Nur ist der mittlere Leiter wegen seiner eingequetschten Lage zwischen zwei Wärmequellen wärmer als die beiden Äußerer. Ein Hotspot an den Wärmefällen ist nicht erkennbar, weil die Wärmespreizung lokal sehr gut ist. Wohl aber zeigt sich ein geringerer Temperaturhub ohne die Wärmefallen.

Die Frage „wie groß ist die Strombelastbarkeit eines Vias?“ ist weniger eine Frage der Stromdichte, sondern der Fähigkeit der angeschlossenen Leiterbahnen

die dort entstehende Wärme zu spreizen und an die Umgebung abzugeben [11]. Für die Beantwortung sollte man nicht die Hülse aufwickeln, eine Leiterbahngeometrie ableiten und die IPC-Kurven benutzen. In hochauflösenden Detailstudien sieht man, dass in einer Hülse der Strom nicht wie ein Wasserfall den ganzen Hülsenquerschnitt durchströmt, sondern in Stromrichtung schräg gerichtet ist. Das ist aber stark layoutabhängig.

Die Stromheizung kann reduziert werden, indem man die Querschnittsfläche des Leiters vergrößert. Entweder man macht die Lagen dicker oder laminiert in die Leiterplatte Drähte und Einlegeteile, die mit der Lage kontaktieren und lokal den Querschnitt vergrößern. Allerdings gibt es an den Kontaktkanten Verengungseffekte und Potentialknicke, die lokal mehr Wärme erzeugen als der unbeeinflusste Leiter. Global nimmt die Stromheizung aber tatsächlich ab [10]. Unter dem Stichwort ‚Hochstromleiterplatten‘ findet man im Internet verschiedene Technologien und Anbieter. Wie effektiv diese Maßnahmen sind und ob sie sich rechnen, lässt sich durch eine Simulation schnell herausfinden.

Faradays Käfig

Im bereits benutzten Steuerungslayout können wir noch ein anderes Detail zum Stromfluss darstellen. Oft wird ja hoher Strom über einen Stecker mit Pin-Gitter oder Pin-Reihen eingebracht. Die Berechnung des Stromflusses zeigt, dass die innenliegenden Pins zum Stromfluss unterproportional beitragen. Für die Berechnungen zu *Abbildung 5* haben wir absichtlich die Wärmefallen aufgefüllt, um den Effekt deutlicher darzustellen. Als Startbedingung kommt der Gesamtstrom über ein Plättchen gleichförmig an die Pins (Gewinde und Kabel vernachlässigt) und sucht sich seinen Weg in die Lage. Wie bei der Thermik vermittelt der Gradient von U den Abfluss. Einen nennenswerten Gradienten kann es nur an den Randpins in Richtung des Stromabgangs

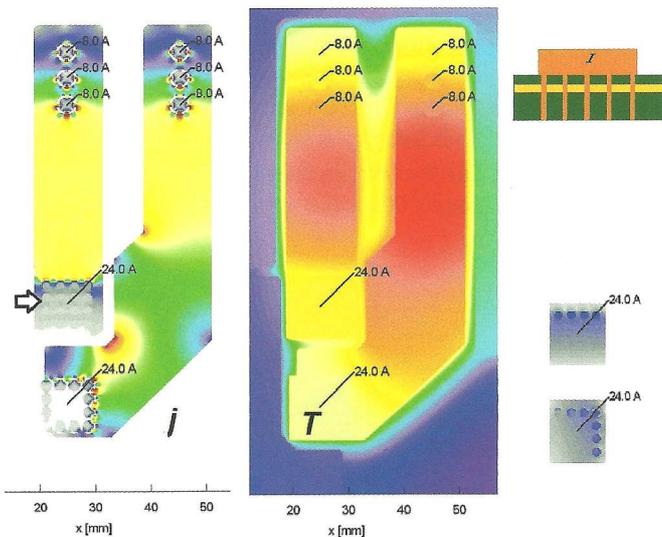


Abb. 5: Stromfluss j (links) in Innenlage bei Einspeisung von 24 A über ein 4x4-Pin-Gitter (Pfeil). Grau bedeutet ‚kaum Stromfluss‘. Die Temperatur T (rechts) ist dort am höchsten wo der Querschnitt am kleinsten ist

Die Zusatzlage der IPC-2111 bewirkt eine bessere Wärmespreizung und führt dazu, dass die Leiterbahnen dort kälter sind als in der IPC-2152, oder anders ausgedrückt: die Strombelastbarkeit ist nach IPC-2221 höher. *Abbildung 3* zeigt Simulationsergebnisse für 5 mm (0.2 inch) Leiterbahnbreite (ergibt einen Leiterquerschnitt von 270 sq.mils bei 1 oz) und 11 A Strombelastung. Die Übereinstimmung mit den IPC-Werten ist sehr gut: an der $\Delta T=20\text{ }^{\circ}\text{C}$ Kurve der IPC-2221 liest man ca. 11 A ab und für 11 A liefert die IPC-2152 ein $\Delta T\approx 50\text{ }^{\circ}\text{C}$. Da die Temperaturen übereinstimmen, müssen es auch die Spannungen und Stromdichten tun. Das alles sind natürlich nur Landmarken im $\Delta T(I)$ -Gelände, die kein konkretes Design beschreiben. Dafür, wie wichtig aber die Betrachtung der Randbedingungen und Details ist, soll dieser Artikel sensibilisieren. Wenn man z.B. die Top-Lage um den Leiter mit Cu flutet, dann erhält man wieder andere Temperaturen (*Abb. 3* untere Reihe). Es ist offensichtlich, dass die IPC nicht für (dünne) flexible Leiterplatten und nicht für Keramiksubstrate angewendet werden darf. Die IPC-2152 beschreibt jetzt richtigerweise, dass innenliegende Leiterbahnen etwas kühler sind. Das liegt an etwas mehr Wärmespreizung im FR4 und kann ebenfalls durch die Simulation bestätigt werden.

Der Weg des Stromes

Man könnte sich vorstellen, dass eine Leiterbahn, die durch einen Steckerpin mit Strom versorgt wird, wegen der guten elektrischen Leitfähigkeit des Kup-

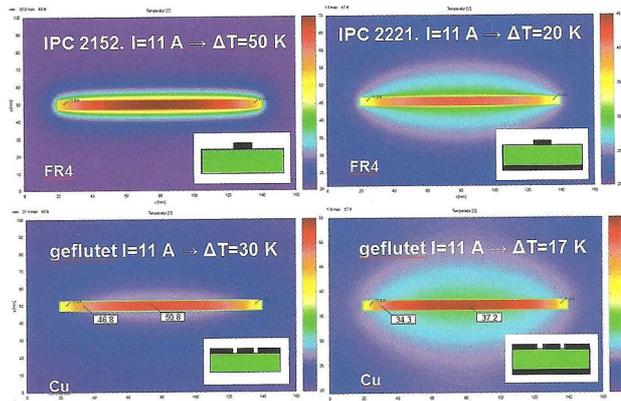


Abb. 3: Dieselbe Leiterbahn auf unterschiedlichen Stacks und Layouts heizt sich unterschiedlich auf. Links oben einlagig, rechts oben zweilagig. In der unteren Reihe ist die Top Lage mit einem Isolationsabstand von 0,5 mm zum Leiter mit Cu geflutet

fers eine einheitliche ‚Stromstärke‘ trägt. Das ist aber nur im Spezialfall eines dünnen geradlinigen Leiters so. Die richtige physikalische Größe, die den Stromfluss beschreibt ist der Stromdichtevektor j (A/m^2), der unter den getroffenen DC Näherungen lokal aus dem Potentialanstieg berechnet werden kann. Die Stromflusspfeile stehen also senkrecht auf den Potentiallinien. Die Berechnung des Potentialfeldes ist immer die Grundlage für die Stromstärke. Man kann zusammenfassen:

- Die Stromdichte ist in der Verbindungslinie zur Stromsenke größer als auf der abgewandten Seite
- An der konvexen Ecke eines Leiterbahnknicks fließt mehr Strom als an der konkaven Ecke
- Der Wert der Stromdichte erlaubt im Allgemeinen keinen Rückschluss auf die Temperatur.

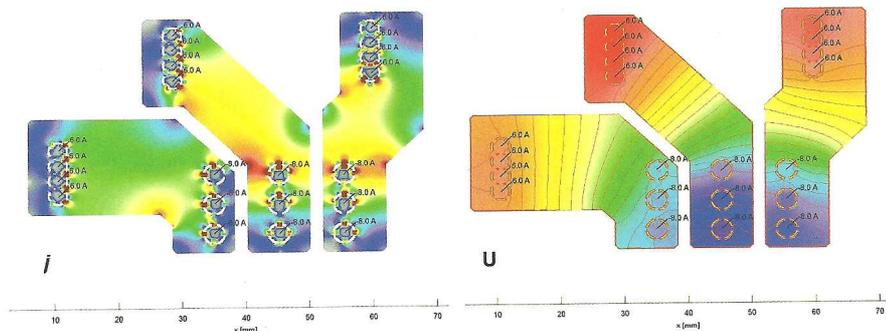


Abb. 4: Stromverteilung für die drei Phasen einer Motorsteuerung. Links: Betrag des Stromdichtevektors j , rechts: Potential U . Grau bzw. blau bedeutet niedriger Wert, rot hoher Wert

geben. Analog verhält es sich, wenn ein Via-Feld den Strom in eine andere Lage leiten soll: die Vias, die der Strom zuerst ‚sieht‘, übernehmen den Großteil des Stromtransports.

Schluss

Das Ziel des Artikels war, Entwickler, Layouter und Berater für eine genauere elektro-thermische Betrachtung von Leiterplatten zu interessieren. Hohe Stromkonzentration heißt nicht automatisch hohe Temperatur. Es hängt immer von den Umständen ab, wie warm eine Leiterbahn wird. Insbesondere dürfen die IPC-Richtlinien nicht als exakte Auslegungsdigramme genutzt werden, sondern nur für eine Worst-Case-Betrachtung. Da aber Detailuntersuchungen dieser Art am konkreten Layout von jedem Entwickler auch ohne Simulationserfahrung durchgeführt werden können, kann er vor der Produktion selbst entscheiden wie viel Kühlaufwand sich wirklich lohnt und welcher mindestens notwendig ist. Im nächsten Teil werden wir uns mit zeitabhängiger Aufheizung und Abkühlung befassen.

www.adam-research.de

Literaturverzeichnis

- [1] Dyos, G.T., Farell, T.: Electric Resistivity Handbook. Peter Peregrinus Ltd. (1992)
- [2] Adam, J.: Virtuelle Thermographie von Leiterbahnen und Leiterplatten. Teil 1, PLUS 15 (2013) 2
- [3] Brooks, D.: Temperature Rise in PCB Traces. pdf-file <http://www.ultracad.com> from the Proceedings of the PCB Design Conference, West, March 23-27, 1998
- [4] Jouppi, M.R.: Thermal Characterization of PCB Conductors, paper IPC 39. Electronics Circuits World Convention 9 Köln, October 7-9, 2002 oder <http://pcdandf.com/cms/magazine/95/6418>
- [5] Adam, J.: Strombelastbarkeit von Leiterbahnen. PLUS 4 (2002) 10 und 11
- [6] Task Group 1-10b: IPC-2152. Designrichtlinie für die Bestimmung der Stromtragfähigkeit von Leiterplatten. FED e.V. Berlin (2009). www.fed.de -> Dokumenten-Shop
- [7] Oberender, L.: Die Berechnung der Stromtragfähigkeit auf Leiterplatten, PLUS 10 (2008) 5
- [8] Oberender, L.: Grundlagen für ein universelles Berechnungstool der Stromtragfähigkeit auf Leiterplatten, PLUS 10 (2008) 10
- [9] Adam, J., Mitchell, M.: Strombelastbarkeit von Layouts – Design, Simulation und Messung. EBL 2012, 6. DVS/GMM-Tagung Fellbach pp. 21-24, EBL (2012)
- [10] Supplement zu diesem Artikel bei www.adam-research.de/dokumente.html
- [11] Lehnberger, Ch.: Strombelastbarkeit auf Leiterplatten, www.andus.de/leiterplatte/strombelastbarkeit.php